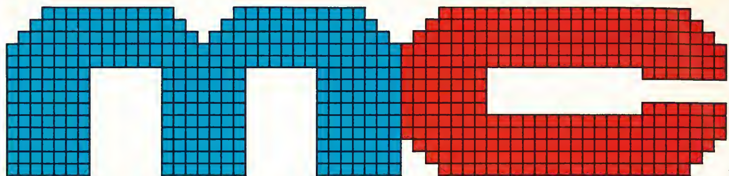


3

Die Mikrocomputer-Zeitschrift

6.50 DM · 55 öS · 7 sfr. · März 1986

VME-Bus-fähig:

Europakarte mit 68008 oder 65816

EPROMs in MS-DOS programmiert

Hardcopy mit CPC-464 und mc-68000

AT-Kompatibler zum Selbstbau

Apple: Shapetable-Editor

Erhard Scherer

Das doppelte Lottchen

Teil 2: Die Hardware des mc-65816-Computers

Nun wird es ernst mit dem mc-65816-Computer. Die Beschreibung der Hardware zeigt, daß man sich etwas einfallen lassen mußte, um zwei verschiedene CPUs einsetzen zu können. Obwohl die Schaltung schon sehr umfangreich ist, konnte sie vollständig auf einer Europakarte untergebracht werden.

Die Möglichkeit, zwei so grundverschiedene CPUs wie 65816 und 68008 in derselben Hardwareumgebung zu betreiben, erfordert besondere Maßnahmen. In unserem Fall wird dies durch die Anpassung des Busprotokolls des 65816 an das des 68008 erreicht. Der Trick, der es ermöglicht, dem 65816 ein asynchrones Busprotokoll aufzuzwingen, besteht ganz einfach darin, seinen Φ2-Takt zu verlängern, *Bild 1* zeigt das Prinzip. Ein stoppbarer Teiler durch zwei wird mit 8 MHz betrieben, sein Ausgang liefert den Φ2-Takt für den 65816. Die Streckung des Φ2-Taktes ist bei einer CMOS-CPU wie dem 65816 völlig unkritisch, da die Frequenz des Prozessortaktes bis auf Null gesenkt werden kann [1].

Speicherzugriffe des 65816 und interne Operationen

Schreib- bzw. Lesezugriffe auf das statische RAM der Karte erfolgen bei Verwendung der 65816-CPU in drei 8-MHz-Zyklen (4-MHz-CPU, siehe *Bild 2*). Wir definieren den Zugriff mit drei 8-MHz-Zyklen als Zugriff ohne Wartezyklen, der Zugriff auf das RAM dauert damit 375 ns. Nach Abzug der Zeit für die Low-Phase des Φ2-Taktes sowie der Zeit für die Adreßdekodierung bleiben für die RAMs noch ca. 180 ns Zeit zur Entgegennahme bzw. zum Bereitstellen der Daten.
Da EPROMs z. Z. längere Zugriffszeiten als 180 ns haben, wird beim Zugriff auf das EPROM ein Wartezyklus eingefügt. Der Zugriff (*Bild 3*) dauert 500 ns, wobei nach Abzug aller Laufzeiten für den eigentlichen Zugriff ca. 285 ns verbleiben. Das Schaltungsteil, das für die Generierung des asynchronen Busprotokolls zuständig ist, findet sich im Schaltbild (*Bild 4*) im Bereich der D-Flip-Flops IC16 und IC17. IC16 ist der bereits vorgestellte stoppbare Teiler. Ein großer Teil der Befehle des 65816 enthält interne Operationen, bei denen keine Rücksicht auf „langsame" Speicher oder Peripherie genommen werden muß. Wenn wir nun eine Möglichkeit finden, interne Operationen rechtzeitig zu erkennen, kann die Abarbeitung vieler Befehle beschleunigt erfolgen, da die High-Phase des Φ2-Taktes dann auf 125 ns beschränkt werden kann. Die Chipdesigner der 65816-CPU haben in weiser Voraussicht zwei Pins mit der entsprechenden Information geschaffen, es sind Pin 39, VDA (Valid Data Address) und Pin 7, VPA (Valid Program Address). VDA und VPA werden in unserer Schaltung benutzt, um den stoppbaren Teiler bei internen Operationen freizugeben. Diese dauern dann auch nur 250 ns.

Speicherzugriffe des 68008

Der bereits bekannte 68000 und natürlich auch der 68008 (mit 8 Bit breitem Datenbus) führen Speicherzugriffe in vier 8-MHz-Taktzyklen durch. *Bild 5* zeigt dies für den mc-65816-Computer mit 68008-CPU. In *Tabelle 1* finden sich die unterschiedlichen Zykluszeiten der beiden CPUs für Speicherzugriffe. Allein aus der Taktrate einer CPU können noch keine Vergleiche abgeleitet

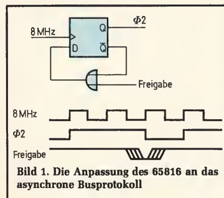


Bild 1. Die Anpassung des 65816 an das asynchrone Busprotokoll

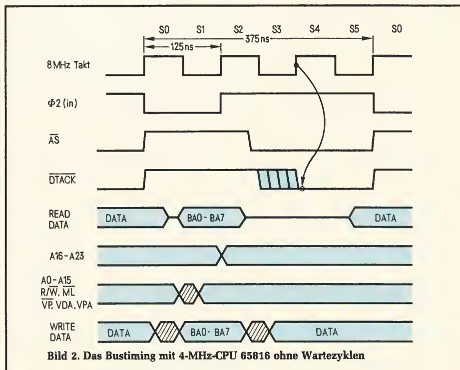


Bild 2. Das Bustiming mit 4-MHz-CPU 65816 ohne Wartezyklen

werden, denn dann müßte die 68008-CPU (8 MHz) doppelt so schnell sein wie die 65816-CPU (4 MHz). Tabelle 1 zeigt uns aber, daß die 65816-CPU bei Zugriffen auf das RAM 125 ns schneller ist. Hier angestellte Vergleiche beziehen sich übrigens immer auf die Hardware des mc-65816-Computers.

Ein ACIA-Baustein wird schlau gemacht

Nachdem wir das synchrone Busprotokoll des 65816 so elegant umgangen haben, stehen wir plötzlich vor dem Problem, ACIA- und VIA-Baustein überhaupt noch ansprechen zu können. In dieser Notlage kommt uns der Umstand gerade recht, daß die Entwickler des 68000 vor einem ähnlichen Problem standen. Bei Vorstellung des 68000 vor einigen Jahren gab es so gut wie keine passenden Peripheriebausteine. Die Lösung war damals der Anschluß der vorhandenen synchronen Peripherie der 68XX-Familie. Dies wird durch Synchronisation der CPU mit einem freilaufenden Φ2-Takt (E-Takt) erreicht. Dieser Takt kann auf 1 MHz oder 2 MHz (nur bei 65816-CPU) eingestellt werden. Für den 68008 wird IC15 für die Erzeugung des VMA-Signals benutzt. Wir können diesen Schaltungsteil für den 65816 gleich mitbenutzen und erzeugen uns mit IC11 den noch fehlenden E-Takt. Diese Maßnahme bringt noch einen weiteren Vorteil, der nicht zu unterschätzen ist: Wir können für VIA und ACIA Bausteine mit einer Taktrate von 1 MHz verwenden und die 65816-CPU dennoch mit flotten 4 MHz laufen lassen.

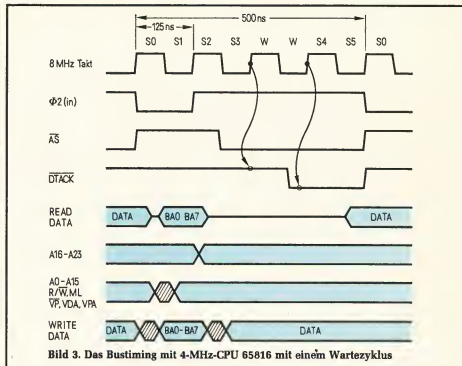


Bild 3. Das Bustiming mit 4-MHz-CPU 65816 mit einem Wartezyklus

ACIA und VIA stehen dem Programmierer, der für den mc-65816-Computer Software erstellt, voll zur Verfügung. Die Ports A und B sowie die Handshakeleitungen sind auf einen 26poligen Pfostensteckverbinder geführt, an den Peripheriegeräte wie EPROM-Programmiergeräte, Diskettenlaufwerke, Drucker oder ähnliches angeschlossen werden können. Die Einstellung der Baudrate der ACIA geschieht mit einem ganz besonderen Trick: Der mc-65816-Computer wird nach dem Resetvorgang auf die richtige Baudrate „angelernt". Dazu stellt das Programm die ACIA auf 9600 Baud ein und liest dann ein Zeichen; war es ein CR (Carriage return), dann ist die richtige Baudrate erreicht, wenn nicht, wird die nächste Baudrate eingestellt. Die Baudraten 9600, 4800, 2400, 1200 werden immer in dieser Reihenfolge durchprobiert und das eben so lange, bis ein CR erkannt wird. Für den Benutzer heißt das, er läßt einfach den Daumen (auto repeat!) auf der Return-Taste, bis er die Meldung des Monitorprogramms sieht.

Die Behandlung von Interrupts

Der 65816 kennt drei externe Interruptquellen: ABORT, IRQ und NMI. IRQ kann von VIA, ACIA oder vom VME-Bus bedient werden, ABORT wird als Gegenstück zum BERR (Bus error) des 68008 benutzt und NMI signalisiert SYSFAIL vom VME-Bus.

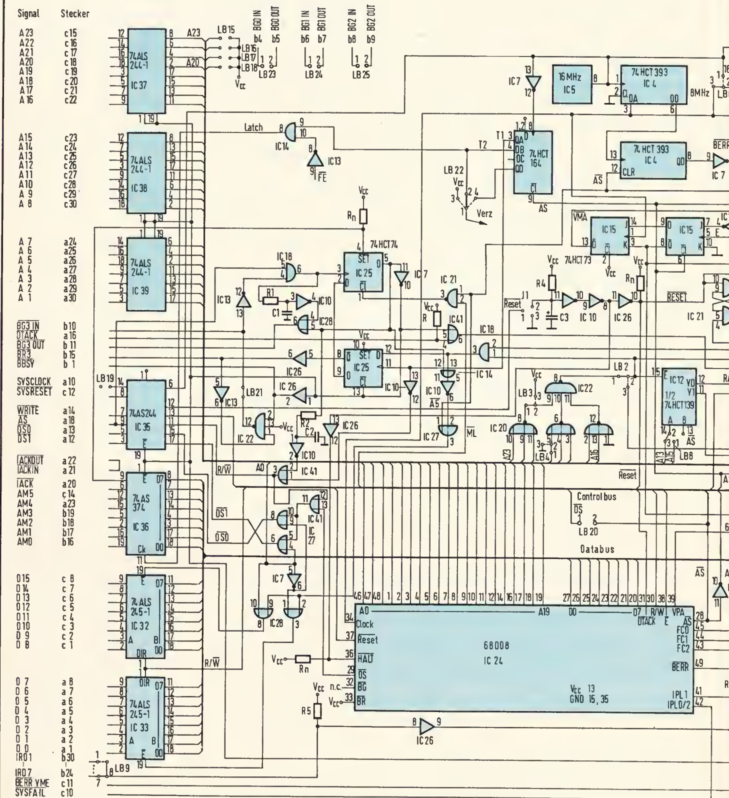
Für den Addresserror des 68008 gibt es beim 65816 kein Äquivalent, dies wäre bei einem Prozessor mit 8-Bit-Datenbus aber auch nicht sinnvoll. BERR kann von der „Watchdog-Schaltung", die sich in Form eines Zählers (IC4) auf der Platine befindet, ausgelöst werden und zwar

Tabelle 1: Die Zugriffszeiten der beiden CPUs

Zugriff auf	schreiben lesen	8-MHz-Zyklen	Dauer eines Zyklusses	Verbleibende Zeit für den Speicher
68008-CPU				
RAM	lesen	4	500 ns	ca. 275 ns
RAM	schreiben	4	500 ns	ca. 310 ns
EPROM	lesen	4	500 ns	ca. 250 ns
65816-CPU (4 MHz)				
RAM	lesen	3	375 ns	ca. 180 ns
RAM	schreiben	3	375 ns	ca. 180 ns
EPROM	lesen	4	500 ns	ca. 285 ns
Intern	–	2	250 ns	–

Tabelle 2: Die Beschaltung der Lötbrücken je nach Speicherbaustein

EPROM	LB12	RAM 0	LB11	RAM 1	LB10
2764	5–4; 1–2	8 KByte	2–3	8 KByte	2–3
27128	5–4; 1–2	32 KByte	1–2	32 KByte	1–2
27256	6–5; 1–2				
27512	6–5; 2–3				



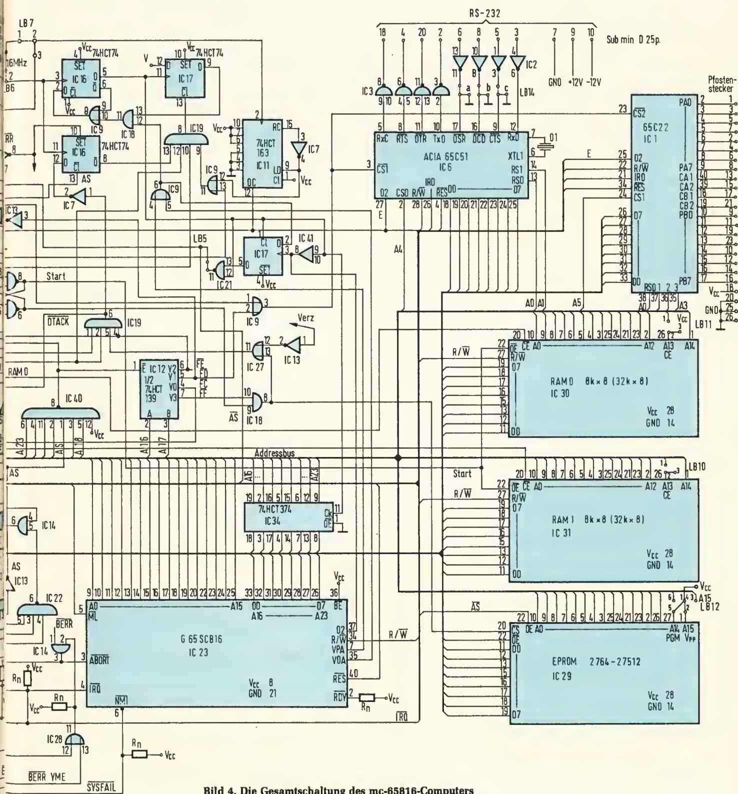


Bild 4. Die Gesamtschaltung des mc-65816-Computers

immer dann, wenn ein Buszugriff nach 8 µs noch nicht von einem DTACK quittiert wurde.
Eine weitere Möglichkeit für einen Buserror ist das BERR-Signal des VME-Busses. Dieses Signal kann von Slavekarten über den VME-Bus bedient werden, bei Speicherkarten mit dynamischen RAMs kann dies beispielsweise das Erkennen eines Softerrors sein.
Bei Verwendung des 68008 werden die Interrupts von ACIA, VIA und VME-Bus auf Level 2 des Autovector Interrupts gelenkt, Level 5 und 7 zeigen den SYSFAIL vom VME-Bus an.

Strom sparen mit CMOS

Die Energieerzeuger werden ihre Kraftwerks-Kapazitäten aufgrund des Vordringens der CMOS-Technologie zwar nicht drosseln müssen, aber der Einsatz von CMOS bringt dem Anwender eine Reihe von Vorteilen. Die alte Formel: TTL = schnell und viel Strom, CMOS = langsam und wenig Strom, stimmt heute nicht mehr. CMOS ist schnell und braucht dennoch wenig Strom. Seit einiger Zeit bieten mehrere Halbleiterhersteller die 74HCTxxx-Serie an, die als Ersatz für 74LSxxx-Bausteine geeignet ist. Der mc-65816-Computer ist zwar für HCT-Bausteine vorgesehen, aber wer die Regale noch voller LS-TTL-Bausteine hat, kann auch diese einsetzen.
Zum Vergleich: Der mc-65816-Computer (mit G65SC816-CPU und ohne VME-Bus-Interface) nimmt mit CMOS Bestükkung 92 mA auf, mit LS-TTL- und NMOS-Interfacebausteinen 312 mA.

Tabelle 3: Die Anpassung für die beiden CPU-Typen

	G65SC816-CPU	68008-CPU
IC23 G65SC816	ja	–
IC24 68008	–	ja
IC11 HCT/LS163	ja	–
IC16 HCT/LS74	ja	–
IC17 HCT/LS74	ja	–
IC34 HCT/LS374	ja	–
Lötbrücke LB5	1–2	–
LB15	–	ja
LB16	–	ja
LB17	–	ja
LB18	–	ja
LB3	1–2	2–3
LB4	1–2	2–3
IC29 EPROM	65816-Software	68008-Software

RAMs, EPROMs und mögliche Speichererweiterungen

Auf der Platine befindet sich ein Sockel für EPROMs, der nach Wunsch und abhängig von der vorhandenen Software mit 2764 bis 27512 bestückt werden kann. *Tabelle 2* zeigt die Zuordnung von EPROM-Typ und Beschaltung der Lötbrücken (*Bild 6*).
Die beiden statischen 8-KByte-RAMs können gegen 32-KByte-Typen ausgetauscht werden; dazu müssen lediglich die Lötbrücken LB10 und LB11 umgelötet werden und schon stehen auf der Karte 64 KByte RAM zur Verfügung. Der Preis für die statischen 32-KByte-RAMs dürfte in absehbarer Zeit die Schmerzgrenze unterschritten haben.
Über den VME-Bus ist ein großzügiger Speicherausbau möglich. Bei Verwendung der 65816-CPU sind es fast 16 MByte und bei der 68008-CPU 768 KByte bzw. 704 KByte. Für die 68008-CPU werden auf der Karte die Adressen A20...A23, die sie ohnehin nicht nach außen geführt hat, auf „high" gelegt, der Adreßraum für den VME-Bus beginnt somit bei $F00000.

Anwendungsbereiche des mc-65816-Computers

Der mc-65816-Computer ist von seinem Konzept her sehr gut für industrielle

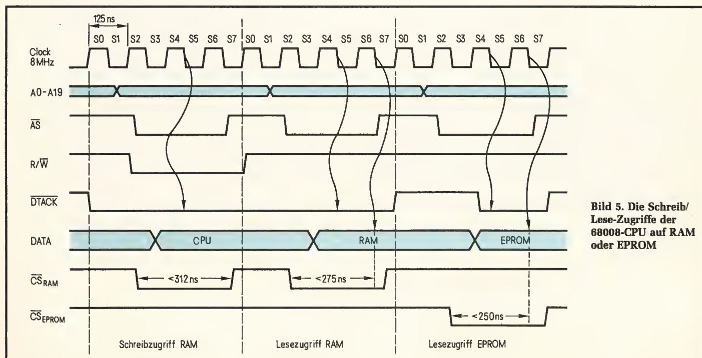


Bild 5. Die Schreib/Lese-Zugriffe der 68008-CPU auf RAM oder EPROM



Bild 6. Die Lage der Lötbrücken auf der Lötseite der Platine



Bild 7. Die Lage der Bauteile auf der Europakarte

Tabelle 4: Die Belegung des 96poligen Platinensteckers (VMEbus)

pin	reihe a	reihe b	reihe c
01	d00	bbsy*	d08
02	d01	bclr*	d09
03	d02	acfail*	d10
04	d03	bg0in*	d11
05	d04	bg0out*	d12
06	d05	bg1in*	d13
07	d06	bg1out*	d14
08	d07	bg2in*	d15
09	gnd	bg2out*	gnd
10	sysclk	bg3in*	sysfail*
11	gnd	bg3out*	berr*
12	ds1*	br0*	sysreset*
13	ds0*	br1*	lword*
14	write*	br2*	am5
15	gnd	br3*	a23
16	dtack*	am0	a22
17	gnd	am1	a21
18	as*	am2	a20
19	gnd	am3	a19
20	iack*	gnd	a18
21	iackin*	–	a17
22	iackout*	–	a16
23	am4	gnd	a15
24	a07	irq7*	a14
25	a06	irq6*	a13
26	a05	irq5*	a12
27	a04	irq4*	a11
28	a03	irq3*	a10
29	a02	irq2*	a09
30	a01	irq1*	a08
31	−12 V	+5 V Stdby.	+12 V
32	+5 V	+5 V	+5 V

Steuerungsaufgaben gerüstet, wobei die Wahl der CPU (65816 oder 68008) nicht nur von der Anwendung abhängt, sondern auch von den vorhandenen Entwicklungshilfsmitteln und vom Ausbildungsstand des Personals. Jemand, der bisher Programme für die 65XX-Familie geschrieben hat, wird sich sehr schnell mit der 65816-CPU anfreunden können. Aufgrund der Leistungsfähigkeit bei beiden CPUs sind mit dem mc-65816-Computer Aufgaben lösbar, bei denen 8-Bit-CPUs passen müssen. Durch die Wahl des Industriestandards VME-Bus ist ein Ausbau zu komplexen Systemen gewährleistet, wobei die Möglichkeit, eine 65XXX-CPU am VME-Bus zu betreiben, für viele Anwender sicher neue Perspektiven schafft.
Die 68008 CPU wird überall dort eingesetzt, wo 16-Bit-Leistung im raumsparenden Gehäuse benötigt wird, in unserem Fall leistungsfähige Systeme auf der Basis von Einfach-Europakarten.

Wechsel der CPU: ganz einfach

Die Umstellung von der 65816-CPU auf die 68008-CPU ist denkbar einfach, *Tabelle* 3 zeigt die Unterschiede. Bei Betrieb der Karte ohne VME-Bus-Interface können folgende Bausteine weggelassen werden: IC28, IC33, IC34, IC35, IC36, IC37, IC38, IC39. Die Versorgungsspannung kann dennoch über die VG-Leiste angelegt werden, die Belegung findet sich in *Tabelle* 4.

Aufbauhinweise

Die Platine für den mc-65816-Computer ist in Feinleitertechnik hergestellt und jede Platine ist selbstverständlich elektrisch auf Unterbrechungen und Kurzschlüsse geprüft, ein Nachbau sollte aber nur bei entsprechender Erfahrung im Aufbau ähnlicher Systeme in Angriff genommen werden. Der Computer ist daher auch als getestete Fertigbaugruppe erhältlich.
Einige Eigenwilligkeiten enthält das Layout der Platine schon. So ist es z. B. nötig, wenn die Möglichkeit des Umrüstens der CPU nicht verbaut werden soll, die in sich verschränkten Steckplätze der beiden CPUs mit Streifensockeln zu bestücken.
Streifensockel sind auch für den VIA-Baustein nötig, da direkt unter der VIA IC41 sitzt. Wegen der hohen Packungsdichte (*Bild* 7) sind die Entkoppelkondensatoren zum Teil unter den ICs angeordnet. Man verwendet am besten Vielschichtkondensatoren 47 nF oder 100 nF, Rastermaß 5 mm, maximal 5 mm hoch und 2,5 mm dick. Bei der Auswahl der IC-Sockel ist zu beachten, daß diese keine Zwischenstege haben dürfen.
Bei der Bestückung der Platine (*Tabelle* 5) hat sich untenstehende Reihenfolge als nützlich erwiesen:
1. Widerstände
2. Blockkondensatoren
3. IC-Sockel
4. Steckverbinder

Nach Beendigung der Lötarbeit kann eine Sichtkontrolle nicht schaden (Lötklecksер, vergessene Lötstellen usw.), auch eine Messung mit dem Ohmmeter auf Kurzschluß der 5-V-Stromversorgung ist recht sinnvoll. Abhängig von der CPU (Tabelle 3) sollten nun die ICs eingesetzt werden, wobei die im Umgang mit CMOS-Bausteinen nötige Vorsicht nicht außer Acht gelassen werden darf.

Tips für Fehlersuche

Was tun, wenn der Platine trotz aller Sorgfalt kein Lebenszeichen zu entlokken ist? Fehlersuche ist erfahrungsge-

Tabelle 5: Stückliste der verwendeten Bauteile

Pos.	Typ/Wert	Bemerkung	Pos.	Typ/Wert	Bemerkung
IC1	65C22, 6522 (1 MHz)		IC30	8464 (150 ns)	
IC2	75189		IC31	8464 (150 ns)	
IC3	75188		IC32	74ALS/LS245-1	
IC4	74HCT/LS393		IC33	74ALS/LS245-1	
IC5	16 MHz Oszil.		IC34	74HCT/LS374	
IC6	65C51,6551 (1MHz)		IC35	74AS/S244	bei VME-Bus
IC7	74HCT/LS04		IC36	74AS/S374	bei VME-Bus
IC8	74HCT/LS164		IC37	74ALS/LS244-1	bei VME-Bus
IC9	74HCT/LS32		IC38	74ALS/LS244-1	bei VME-Bus
IC10	74HCT/LS14		IC40	74HCT30	
IC11	74HCT/LS163	nur bei 65816			
IC12	74HCT/LS139		R1	680 Ω	bei VME-Bus
IC13	74HCT/LS04		R2	1,8 kΩ	bei VME-Bus
IC14	74HCT/LS08		R4	22 kΩ	
IC15	74HCT/LS73		R5	1 kΩ	
IC16	74HCT/LS74		Rn	Netzwerk 8×1 kΩ	
IC17	74HCT/LS74				
IC18	74HCT/LS08		C1	22 pF	bei VME-Bus
IC19	74HCT/LS21		C2	22 pF	bei VME-Bus
IC20	74HCT/LS27		C3, C4	10 µF Tantal	
IC21	74HCT/LS00		C5...C15	0,1 µF	
IC22	74HCT/LS10		Q1	1,8432 MHz	
IC23	G65SC816 (4 MHz)	nur bei 65816		Quarz	
IC24	MC68008 (8 MHz)	nur bei 68008	J1	Pfostenstecker,	
IC25	74HCT/LS74	nur bei VME-Bus		einreihig, 3polig	
IC26	7407			zweireihig, 26polig	
IC27	74HCT/LS32			VG-Leiste, 96polig	
IC28	74HCT/LS32	nur bei VME-Bus		D-Subminiatur-	
IC29	27C64/128	(250 ns)		Buchse, 25polig	

Tabelle 6: Die Adressenbelegung des mc-65816-Computers

000000...00ffff	RAM (on board)
010000...fbffff	VME-Bus
fc0000...fcffff	wahlweise Lage „on board RAM“
fd0010	ACIA Daten-Register
fd0011	Status-Register
fd0012	Befehls-Register
fd0013	Steuer-Register
fd0020	VIA Daten-Register B (ORB/IRB)
fd0021	Daten-Register A (ORA/IRA)
fd0022	Datenrichtungs-Register B
fd0023	Datenrichtungs-Register A
fd0024	T1 Low-Order-Latches/Counter (T1C-L)
fd0025	T1 High-Order-Counter (T1C-H)
fd0026	T1 Low-Order-Latches (T1L-L)
fd0027	T1 High-Order-Latches (T1L-H)
fd0028	T2 Low-Order-Latches (T2C-L)
fd0029	T2 High-Order-Counter (T2C-H)
fd003a	Schiebe-Register (SR)
fd002b	Auxiliary-Control-Register (ACR)
fd002c	Peripheral-Control-Register (PCR)
fd002d	Interrupt-Flag-Register (IFR)
fd002e	Interrupt-Eingabe-Register (IER)
fd002f	Output/Input-Register B
fe0000...feffff	Start-Flip-Flop, Latch-VME-Bus
ff0000...ffffff	EPROM

mäß ein mühsames Geschäft und bei komplexen Schaltungen sollte dann möglichst ein Oszillograf zur Verfügung stehen. Folgender Kniff hat sich bei völliger Nichtfunktion bestens bewährt: Erstellen eines EPROMs mit ganz wenigen Befehlen z. B. ein Testprogramm für die 68008-CPU:

```
0000    00003ff0        stackpointer
0004    00ff0008        reset wert pc
0008    4a3900fe0000    start-flip-flop kippen
000e    60fe            bra*
```

Nun können Untersuchungen mit Hilfe des Oszillografen durchgeführt werden, denn die CPU wird ja in einen einfachen und sehr regelmäßigen Programmablauf gezwungen. Wenn obiges Programm fehlerfrei läuft, kann das Programm schrittweise ausgebaut und somit der Fehler eingekreist werden. War die ganze Aktion aber ein totaler Mißerfolg und die CPU gelangt im Programm erst gar nicht bis zum bra*, dann sind härtere Maßnahmen nötig. Vorschlag: Es wird regelmäßig ein Reset durchgeführt, der Ablauf wiederholt sich damit ständig und eine Beobachtung auf dem Oszillografen wird möglich. Da man von niemanden erwarten kann, daß er mit dem Finger die Resettaste mehrere 1000mal in der Sekunde betätigt, benötigen wir dazu einen Oszillator, Funktionsgenerator o. ä., der ein Rechtecksignal mit TTL-Pegel abgibt. Die Frequenz sollte so eingestellt werden, daß die CPU während der High Phase des Resetsignals Gelegenheit hat, einige Befehle auszuführen (20–50 kHz). Das Signal kann über J1 pin 2 angelegt werden. (Vorsicht: C3 muß ausgelötet werden!)

```
Ein Testprogramm für die 65816-CPU:
0000    18          clc             16 bit modus
0000    fb          xce             anwaehlen
0002    5c0600ff    jmp $ff0006     pbr auf $ff
0006    af0000fe    lda $fe0000     start ff kippen
000a    80fe        bra*
        ::
        ::
xffc    0000        reset vector
x : 1 bei 2764, 3 bei 27128 usw.
```

Nach dem Einschalten der Versorgungsspannung oder nach einem Reset-Vorgang benötigt die CPU eine Angabe, an welcher Adresse das abzuarbeitende Programm liegt. Diese Adresse sowie das Betriebsprogramm liegen im EPROM. Die 68008-CPU erwartet die Initialwerte für den Stackpointer und den Programmzähler auf 00000...00007. Bei der 65816-CPU muß unter 00FFFC...00FFFD der Wert für den PC zu finden sein. Um die CPUs starten zu können, wird nach jedem Reset über das Start-Flip-Flop (IC21) das EPROM zwangsweise selektiert.
Die oben beschriebenen Testprogramme enthalten die Befehle zum Kippen des Start-FF (ein einfaches Ansprechen der Adresse FE0000 genügt, es sollte aber kein Schreibzugriff sein, da sich das EPROM bis zum Kippen des Start-FF auch angesprochen fühlt). Die Adressenbelegung des mc-65816-Computers zeigt *Tabelle 6*.

Software für den mc-65816-Computer

Zur Inbetriebnahme des Computers mit der 65816-CPU stehen zwei aufeinander aufbauende Softwarepakete zur Verfügung, die in Form eines EPROMs mit notwendiger Dokumentation bezogen werden können. Das Betriebsprogramm

Tabelle 7: Die Belegung der beiden Schnittstellen

a) V.24

pin		
2	T×D	Transmit Data
3	R×D	Receive Data
4	RTS	Request to Send
5	CTS	Clear to Send
6	DSR	Data Set Ready
7	GND	Signal Ground
8	DCD	Data Carrier Detect
9	−12 V	
10	+12 V	
18	Clock	
20	DTR	Data Terminal Ready

b) VIA-Ports

Pfostenstecker			
1	PA0	14	PB6
2	PA4	15	CA2
3	PA1	16	PB7
4	PA5	17	CB1
5	PA2	18	+5 V
6	PA6	19	PB2
7	PA3	20	GND
8	PA7	21	CB2
9	PB0	22	–
10	PB4	23	PB3
11	PB1	24	–
12	PB5	25	GND
13	CA1	26	GND

(Monitor) hat eine ähnliche Benutzeroberfläche wie die des bekannten AIM-65. Es können Speicherzellen und Registerinhalte angezeigt und verändert werden. Weiterhin können für den Start von Anwenderprogrammen oder für den Einzelschrittbetrieb zum Debuggen Anfangsadressen gesetzt werden. Information kann von einem Hostrechner in das RAM des Computers zur Ausführung geladen werden. Für den Betrieb mit externen Geräten ist an dem VIA-Baustein eine Centronics-Schnittstelle und eine solche für die Commodore-Floppy 1541 implementiert.
Der Texteditor des Betriebssystems ermöglicht ähnlich wie beim AIM-65 das Eingeben, Bearbeiten und Abspeichern von Texten. Der komfortable Disassembler des Betriebssystems disassembliert wahlweise die Befehlssätze der CPU-Typen 6502, R65C02, G65SC816. Die zweite Ausbaustufe der Software betrifft den Betrieb des Computers als Entwicklungssystem: Sie beinhaltet einen komfortablen Assembler, der wiederum wahlweise auf die Befehlssätze der CPU-Typen 6502, R65C02 und G65SC816 eingestellt werden kann. Die Benutzerführung erfolgt im Klartext in deutscher Sprache (auch bei den Fehlermeldungen).

Die Assemblierung erfolgt vom Quelltext im Textspeicher oder von der Floppy her. Die Assemblerliste wird wahlweise zur V.24-Schnittstelle (Belegung in *Tabelle* 7) oder zur Centronics-Schnittstelle geleitet. Dieser Assembler kann aber auch als zeilenorientierter Assembler benutzt werden, der eine Symboltafel selbst aufbaut, oder dem man eine Symboltafel zur Verfügung stellt. Operanden können also auch in diesem Fall in einer symbolischen Weise angesprochen werden.
Wird der Computer mit der CPU 68008 betrieben, so ist auch dafür ein Monitorprogramm im EPROM (MONI08) erhältlich. MONI08 stellt Funktionen wie Speicher anzeigen und verändern, Single Step, Breakpoints, Speicherbereiche anzeigen und verändern, Programme als S-Record vom Host laden, das Verwalten der Exceptions usw. zur Verfügung.
Bei einem Ausbau des mc-65816-Computers mit der CPU 68008 zu einem System mit Massenspeicher ist es möglich, bekannte Betriebssysteme wie z. B. CP/M-68k, OS9/68k usw. zu implementieren.

Literatur

[1] Datenblatt G65SC802/G65SC816, Nr. 3014-01-00. GTE Microcircuits, München.

Neues von Atari

Das Atari-ST-Basic, das zwar durch umfangreiche Sound- und Grafikbefehle besticht, in Sachen Rechengenauigkeit aber einen eher dürftigen Eindruck macht (maximal 7 Stellen Mantisse bis 10 ↑ 18 durch das C-Gleitkomma-Paket), soll leider nicht weiter verbessert werden. Statt dessen führt Atari derzeit Verhandlungen mit dem englischen Software-Haus Metacomco, das ein aufwärtskompatibles Basic ohne die besagte Schwäche zu einem tragbaren Preis zusätzlich anbieten will. Dieses Basic sowie die ROM-Version des Betriebssystems und die Festplatte (20 MByte) für die ST-Rechner sollen bis zur Hannovermesse verfügbar sein und dort gezeigt werden.
Als Ersatz für das geplante GEM-Write wird jetzt das Textverarbeitungspaket „1st Word" von GST geliefert. Alle Besitzer des alten 520ST können sich das Programm kostenlos bei ihrem Händler kopieren lassen. Es erlaubt die mausunterstützte Erstellung von Texten oder Programm-Quellen. Erstellt man Texte, so wird am linken Bildrand die aktuelle Seite eingeblendet.

Der Text läßt sich sowohl über die Verschiebefenster als auch mit Hilfe der Cursortasten absuchen. 1st Word ermöglicht die Darstellung von kursiven und fettgedruckten Zeichen ebenso wie Hoch- und Tiefstellung bei halber Zeichenhöhe. Der Zeichenvorrat ist erstmals nicht mehr auf die Tastatur beschränkt. Ein speziell aufrufbares Fenster enthält alle darstellbaren ST-Zeichen. So ist es nun endlich möglich, zum Beispiel technisch-wissenschaftliche Texte mit Integral- oder Summenzeichen auszustatten.
Als Drucker sind derzeit der RX-80 (Punktmatrix) und der Qume (Typenrad) vorgesehen. Außerdem ist eine Datei zur Erstellung eigener Druckertreiber enthalten. Das 1st-Word-Programmpaket enthält eine recht umfangreiche Dokumentation (eine Anleitung mit 75758 Bytes und eine Einführung mit 9374 Bytes), die man sich entweder ausdrukken lassen oder im Textprogramm ansehen kann.
Als Ersatz für das angekündigte GEM-Paint liefert Atari nun ein einfaches Zeichenprogramm zusammen mit einem Datenbank-Programm. Das Zeichenprogramm DOODLE kann mit der Maus in drei verschiedenen Strichgrößen auf dem Bildschirm zeichnen und beliebig Texte einbauen. Natürlich lassen sich alle Bilder auf Diskette ablegen und wieder laden. Das Programm MAKEONE ermöglicht die Erstellung von Dateien, die je nach RAM-Ausbau bis zu 320 Kbyte lang sein dürfen. Der Anwender kann sich beliebige Masken mit entsprechender Beschriftung (Name, Vorname, Geburtsdatum, Telefon, etc.) und gewünschter Elementlänge erstellen. Jeder Eintrag darf maximal 3000 Zeichen lang sein. Im Arbeitsprogramm USEONE lassen sich bis zu 3000 Felder eingeben, ändern, ausdrucken oder absuchen. Alles in allem scheint dieses Datenbankprogramm durch seine Anpassungsfähigkeit sehr leistungsfähig zu sein, schade ist nur, daß es keine Umlaute akzeptiert, und bis auf die englischen Hilfsmenüs keine Dokumentation enthält.

Eine große Überraschung für alle ST-Besitzer dürfte die kostenlose Herausgabe des CP/M-2.2-Emulators sein. Der jeweilige Händler kann bei Vorlage zweier leerer Disketten eine Kopie erstellen.
Nach dem Start des Emulators muß man die Diskette wechseln, da für den Emulator ein anderes Aufzeichnungsformat (Blöcke mit jeweils zwei KByte Länge) gewählt wurde. Die CP/M-Diskette enthält vier Dateien. Zwei davon dienen der Umsetzung zwischen dem CP/M- und dem Atari-TOS-Aufzeichnungsformat. Diese beiden Programme arbeiteten in einer von mc getesteten Version jedoch nicht immer einwandfrei. Das Programm SCOPY.COM ermöglicht die Kopie einzelner oder mehrerer Dateien mit nur einem Laufwerk. Die vierte Datei enthält eine kurze Einführung in CP/M 2.2. Alle unter diesem Betriebssystem definierten Schnittstellen sind vollständig implementiert. Ebenso sollen alle ST-Hintergrundspeicher (Disketten, Festplatte, RAM-Disks) unterstützt werden. Als TPA stehen dem Anwender 58 KByte zur Verfügung.
Durchschnittlich arbeiten die Z80-Programme mit der Geschwindigkeit einer 2-MHz-CPU. So können nun alle ST-Besitzer auf ihre alte Z80-Software (wie beispielsweise Basic-80 von Mikrosoft mit 33350 Bytes Anwenderspeicher) zurückgreifen; ein kleines Problem dürfte nur noch die hin und wieder unterschiedliche Tastaturbelegung sein.
Schließlich gibt es noch den Public-Domain-Diskettenmonitor JOSHUA, der frei kopiert werden kann.

Peter Pernsteiner